



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: یک ۱

عنوان درس: الکترونیک دیجیتال

www.PnuNews.com  
www.PnuNews.net

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۱۵۲۰۲

استفاده از ماشین حساب ساده، ماشین حساب مهندسی مجاز است

۱- کدام گزینه عبارت زیر را کامل می کند؟

..... مینیمم ولتاژ ورودی است که گیت هنوز آن را به صورت منطق یک در نظر می گیرد و .... مینیمم ولتاژ خروجی است زمانی که خروجی در منطق صفر قرار می گیرد.

۱.  $V_{OL}, V_{IL}$       ۲.  $V_{OH}, V_{IL}$       ۳.  $V_{OL}, V_{IH}$       ۴.  $V_{OH}, V_{IH}$

۲- اگر یک معکوس کننده که تلف توان ایستای ناچیزی دارد با آهنگ 1 مگاهرتز قطع و وصل شود و با منبع تغذیه 10 ولتی کار کند و بار 50 پیکو فاراد را تحریک کند، تلف توان پویا کدام است؟

۱.  $5mW$       ۲.  $0.5mW$       ۳.  $1mW$       ۴.  $10mW$

۳- برای مقایسه خانواده های منطقی از کدام یک از پارامترهای زیر استفاده می شود؟

۱. تأخیر      ۲. توان      ۳.  $\frac{\text{توان}}{\text{تأخیر}}$       ۴. توان  $\times$  تأخیر



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

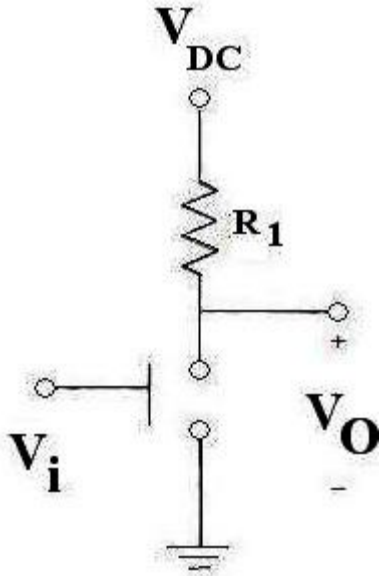
عنوان درس: الکترونیک دیجیتال

سری سوال: ۱ یک

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۱۵۲۰۲

www.PnuNews.com  
www.PnuNews.net

۴- در مدار معکوس کننده شکل زیر در صورتی که  $R_{on} = 1k\Omega$  و  $V_{DC} = 5.5v$ ,  $R_1 = 10k\Omega$  (مقاومت کلید در حالت وصل) باشد،  $V_{OH}$  و  $V_{OL}$  چند ولت است؟



۱.  $V_{OH} = 5.5v, V_{OL} = 0v$

۲.  $V_{OH} = 0.5v, V_{OL} = 0v$

۳.  $V_{OH} = 5.5v, V_{OL} = 0.5v$

۴.  $V_{OH} = 5v, V_{OL} = 0.5v$



سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

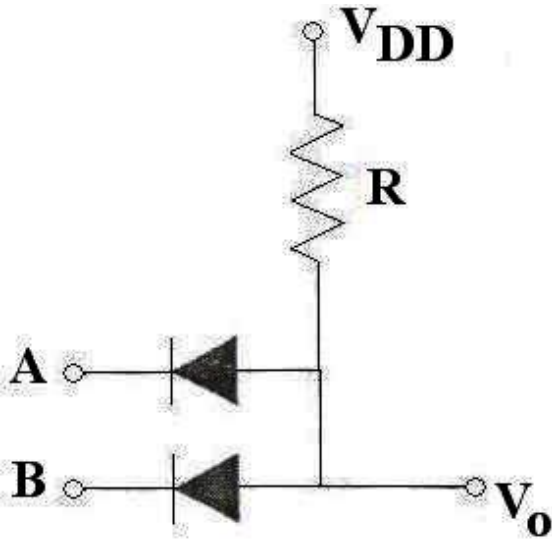
تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: الکترونیک دیجیتال

www.PnuNews.com  
www.PnuNews.net

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۱۵۲۰۲

۵- مدار شکل زیر معادل کدام گیت منطقی می باشد؟



NOR .۴

OR .۳

NAND .۲

AND .۱

۶- کدام گزینه در باره دیود صحیح می باشد؟

۱. در یک ماده از نوع P، حفره‌ها حاملهای اقلیت می باشند.
۲. جریان‌های نشتی در دیود ناشی از حاملهای اکثریت می باشد.
۳. رابطه جریان دیود با ولتاژ دو سر آن خطی می باشد.
۴. جریان اشباع معکوس دیود ناشی از حاملهای اقلیت می باشد.

۷- برای یک MOSFET افزایشی کانال n با فرض آنکه  $V_{GS} = V_{DS} = 5V$  و  $V_{th} = 1V$  باشد، ناحیه کاری MOSFET کدام است؟

۱. خطی
۲. اشباع
۳. مرز خطی و اشباع
۴. قطع

۸- کدام گزینه صحیح می باشد؟

۱. با کاهش اختلاف پتانسیل بین سورس و بدنه، ولتاژ آستانه افزایش می یابد.
۲. با افزایش دما ولتاژ آستانه کاهش می یابد.
۳. در ناحیه زیر اشباع جریان درین به صورت خطی متناسب با  $V_{GS}$  است.
۴. در pMOS تخلیه‌ای ولتاژ آستانه منفی است.



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

عنوان درس: الکترونیک دیجیتال

سری سوال: ۱ یک

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۵۲۰۲

www.PnuNews.com  
www.PnuNews.net

۹- برای یک MOSFET افزایشی کانال p، با فرض آنکه

$V_D = 4v$  ,  $V_S = 5v$  ,  $V_G = 2v$  ,  $|V_{th}| = 1v$  ,  $k_p = 100\mu A/v^2$  باشد، جریان  $I_D$  چند میکرو آمپر است؟

۴۰۰ .۴

۱۵۰ .۳

۷۵ .۲

۰ .۱

۱۰- کدام گزینه صحیح می باشد؟

۱. زیر لایه ترانزیستور nMOS از نوع n می باشد.
۲. ترانزیستورهای MOSFET در ابتدا به صورت نامتقارن ساخته می شوند.
۳. ترانزیستور nMOS سریعتر از ترانزیستور pMOS هم اندازه خود می باشد.
۴. در MOSFET نوع افزایشی از ابتدا کانال تعبیه شده است.

۱۱- در یک MOSFET افزایشی کانال n، مقدار ولتاژ  $V_{DS}$  با رابطه  $(V_{GS} - V_{th})(1 - \sqrt{1 - \alpha})$  بیان می شود، به

ازای چه مقداری از  $\alpha$  ترانزیستور در ناحیه تریودی عمل می کند؟

۰.۵ ≤ α ≤ ۱.۵ .۴

α = 0.5 .۳

α ≤ 1 .۲

α = 0.1 .۱



سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

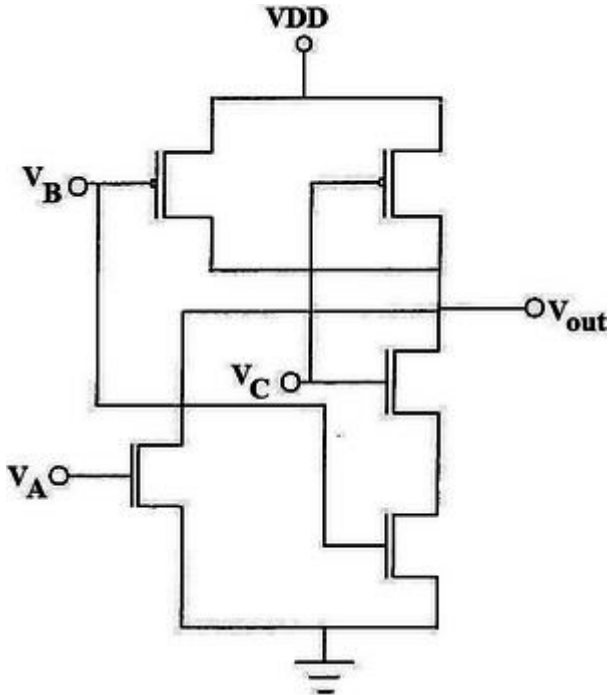
تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: الکترونیک دیجیتال

www.PnuNews.com  
www.PnuNews.net

رشته تحصیلی/ کد درس: مهندسی کامپیوتر (سخت افزار) چندبخشی ۱۱۱۵۲۰۲

۱۲- در مدار شکل زیر، به ازای کدام ترکیبات ورودی، خروجی در حالت  $X$  قرار می‌گیرد؟



۱.  $V_A = 0, V_B = 0, V_C = 0$

۲.  $V_A = 1, V_B = 1, V_C = 1$

۳.  $V_A = 1, V_B = 0, V_C = 1$

۴.  $V_A = 0, V_B = 1, V_C = 0$

۱۳- کدام گزینه عبارت زیر را کامل می‌کند؟

.....کمترین اتلاف توان و ..... بیشترین سرعت را در بین خانواده های منطقی دارا می‌باشند.

۲. ECL ، گالیوم آرسناید

۱. ECL ، CMOS

۴. CMOS ، گالیوم آرسناید

۳. CMOS, ECL

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

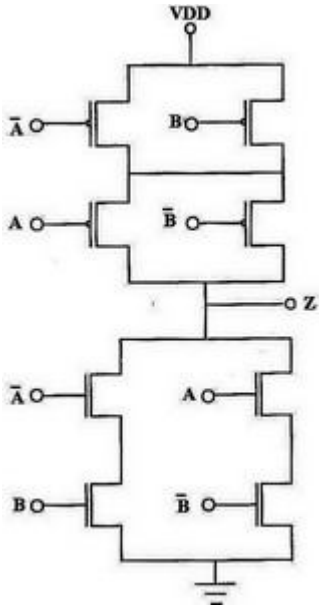
تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: الکترونیک دیجیتال

www.PnuNews.com  
www.PnuNews.net

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۱۵۲۰۲

۱۴- مدار شکل زیر معادل کدام گیت منطقی می باشد؟



NOR .۴

AND .۳

XNOR .۲

XOR .۱

۱۵- کدام گزینه صحیح است؟

۱. سرعت مدارهای CMOS بیشتر از مدارهای BiCMOS است.
۲. فرآیند ساخت مدارهای CMOS ساده تر از مدارهای BiCMOS است.
۳. مصرف توان مدارهای CMOS بیشتر از مدارهای BiCMOS است.
۴. قابلیت جریان دهی مدارهای CMOS بیشتر از مدارهای BiCMOS است.



سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

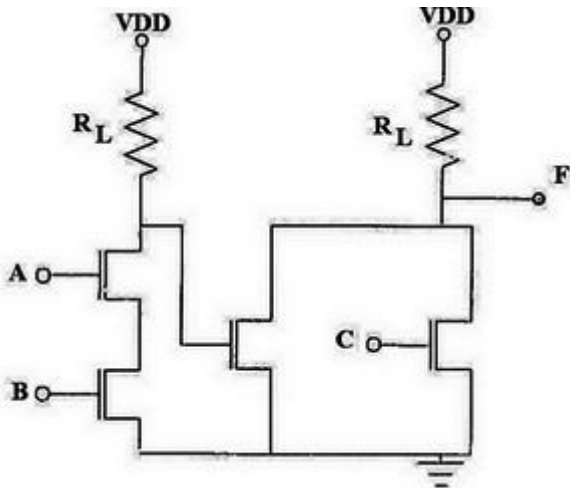
تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: الکترونیک دیجیتال

www.PnuNews.com  
www.PnuNews.net

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۱۵۲۰۲

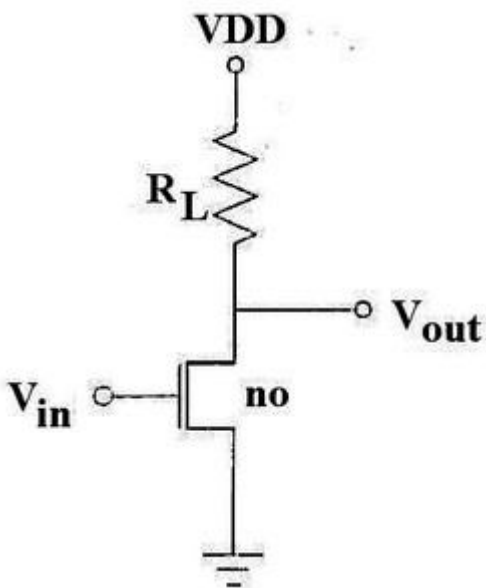
۱۶- مدار شکل زیر چه تابعی را پیاده‌سازی می‌کند؟



$F = \overline{A} \cdot \overline{B} + C$  .۴    
  $F = \overline{A} + \overline{B} + \overline{C}$  .۳    
  $F = (A + B) \cdot C$  .۲    
  $F = A \cdot B \cdot \overline{C}$  .۱

۱۷- در مدار شکل زیر نقطه میانی مشخصه انتقال ولتاژ کدام است؟

$$k'_n = 20 \frac{\mu A}{V^2}, \left(\frac{W}{L}\right)_{no} = \frac{10}{5}, V_{th} = 1V, V_{DD} = 3V, R_L = 50k\Omega$$



۲.۵ .۴

۲ .۳

۱.۵ .۲

۱.۲۵ .۱



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

عنوان درس: الکترونیک دیجیتال

سری سوال: ۱ یک

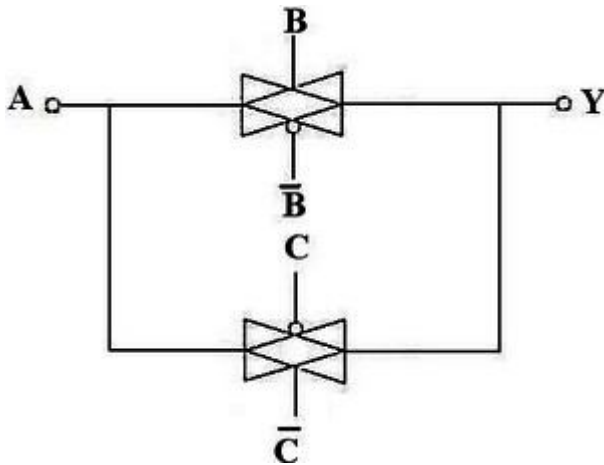
رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۱۵۲۰۲

www.PnuNews.com  
www.PnuNews.net

۱۸- کدام گزینه صحیح است؟

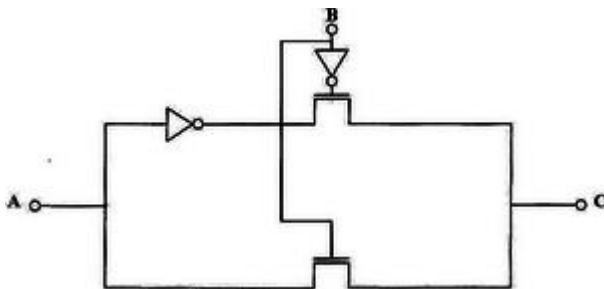
۱. تأخیر انتشار سیگنال در یک معکوس کننده CMOS با ظرفیت خازن در خروجی معکوس کننده رابطه عکس دارد.
۲. تأخیر انتشار سیگنال در یک معکوس کننده CMOS با ظرفیت خازن در خروجی معکوس کننده رابطه‌ای ندارد.
۳. تأخیر انتشار سیگنال در یک معکوس کننده CMOS با ولتاژ منبع تغذیه معکوس کننده رابطه مستقیم دارد.
۴. تأخیر انتشار سیگنال در یک معکوس کننده CMOS با اندازه طول کانال در تکنولوژی CMOS رابطه مستقیم دارد.

۱۹- مدار شکل زیر چه تابعی را پیاده‌سازی می‌کند؟



۱.  $F = A + \bar{B}.C$       ۲.  $F = A.(\bar{B} + \bar{C})$       ۳.  $F = A + B.\bar{C}$       ۴.  $F = A.(B + \bar{C})$

۲۰- مدار شکل زیر چه تابعی را پیاده‌سازی می‌کند؟



۱.  $\bar{A}B + A\bar{B}$       ۲.  $AB + \bar{A}\bar{B}$       ۳.  $A$       ۴.  $\bar{A}\bar{B}$



سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

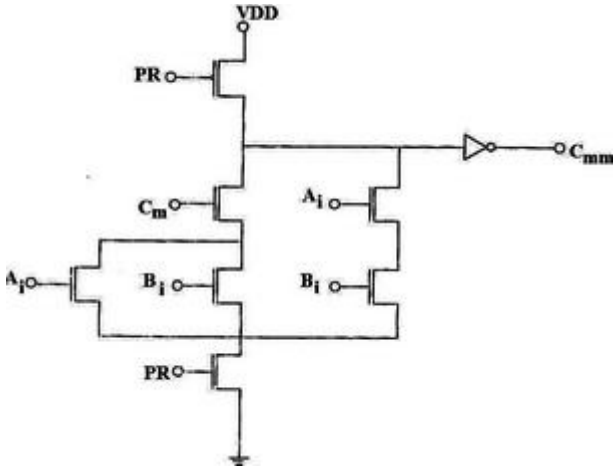
تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: الکترونیک دیجیتال

www.PnuNews.com  
www.PnuNews.net

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۱۵۲۰۲

۲۱- مدار شکل زیر کدام گیت منطقی را پیاده‌سازی می‌کند و نیز این مدار در چه منطقی پیاده‌سازی شده است؟



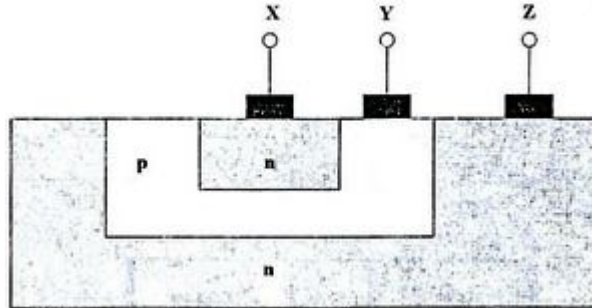
۴. NAND ، CMOS پویا

۳. AND ، CMOS پویا

۲. AND ، منطق دامینو

۱. XOR ، منطق دامینو

۲۲- اگر مدار شکل زیر سطح مقطع یک ترانزیستور را نشان دهد، X، Y و Z به ترتیب کدام می‌باشد؟



۴. امیتر، بیس، کلکتور

۳. کلکتور، امیتر، بیس

۲. کلکتور، بیس، امیتر

۱. بیس، امیتر، کلکتور

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

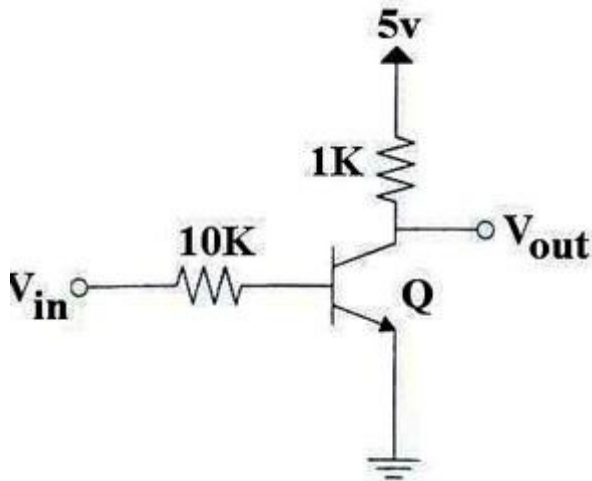
تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: الکترونیک دیجیتال

www.PnuNews.com  
www.PnuNews.net

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۱۵۲۰۲

۲۳- توان مصرفی گیت زیر چند میلی وات است؟ ( $V_{CE(sat)} = 0.2v, V_{BE(sat)} = 0.8v$ )



۴/۲ .۴

۲۴ .۳

۱۲ .۲

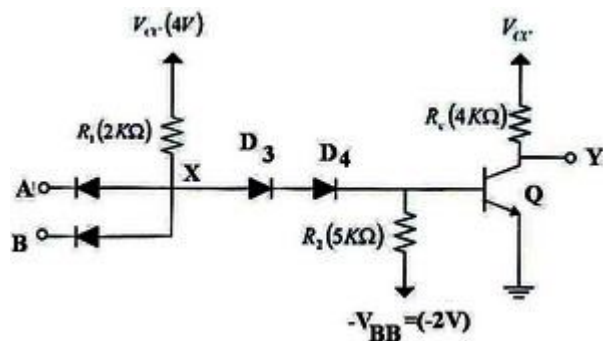
۰ .۱

۲۴- وظیفه هر طبقه گیت TTL کدام است؟

۱. طبقه ورودی: تولید ولتاژ مرجع، طبقه دوم: تولید دو سیگنال مکمل برای تحریک خروجی، طبقه خروجی: شیفت سطح ولتاژ
۲. طبقه ورودی: تحقق تابع AND، طبقه دوم: تولید دو سیگنال مکمل برای تحریک خروجی، طبقه خروجی: افزایش سرعت گیت
۳. طبقه ورودی: تحقق تابع AND، طبقه دوم: شیفت سطح ولتاژ، طبقه خروجی: تولید دو خروجی مکمل
۴. طبقه ورودی: تحقق تابع AND، طبقه دوم: افزایش سرعت، طبقه خروجی: شیفت سطح ولتاژ

۲۵- در مدار شکل زیر در صورتی که هر دو ورودی در سطح بالا باشند، جریان بیس ترانزیستور Q چند میلی آمپر است؟

$$V_D = 0.7v$$



0.95 .۴

0.54 .۳

0.41 .۲

0 .۱



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

عنوان درس: الکترونیک دیجیتال

سری سوال: ۱ یک

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۵۲۰۲

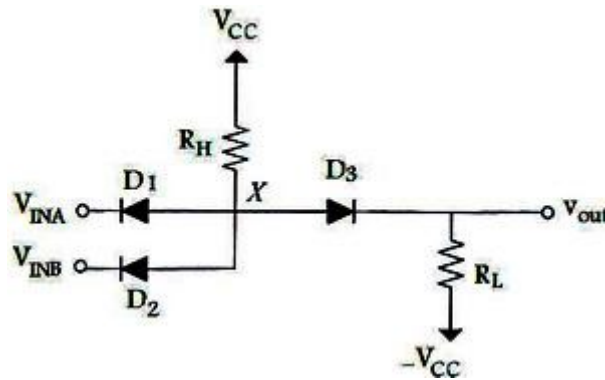
www.PnuNews.com  
www.PnuNews.net

## سوالات تشریحی

۱.۴۰ نمره

۱- برای مدار شکل زیر مشخصه انتقال ولتاژ را رسم کنید و مقدار  $V_{OH}$  و  $V_{OL}$  را نیز به دست آورید.

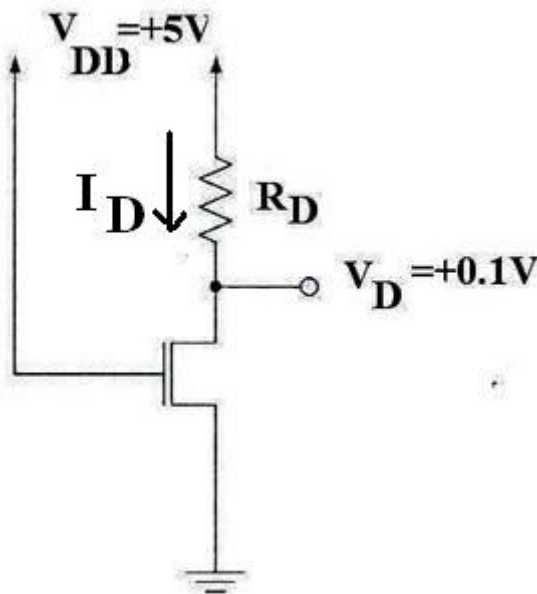
$$V_D(on) = 0.7v, V_{CC} = 4v, R_H = 1k\Omega, R_L = 2k\Omega$$



۱.۴۰ نمره

۲- در مدار شکل زیر ولتاژ درین  $0.1v$  است. مقاومت بین درین و سورس در نقطه کار چقدر است؟

$$K_n = 1 \frac{mA}{V^2}, V_{th} = 1V$$



۱.۴۰ نمره

۳- تابع  $F = (A + B).C + E.F$  را با منطق CMOS و حداقل ترانزیستور بهینه سازی کنید.



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: الکترونیک دیجیتال

www.PnuNews.com  
www.PnuNews.net

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۱۵۲۰۲

نمره ۱.۴۰

۴- تابع  $F = (A + \bar{B}).C$  را با استفاده از منطق تفاضلی پیاده سازی کنید.

نمره ۱.۴۰

۵- ماکزیمم ظرفیت خروجی را برای یک گیت RTL با مشخصات زیر را به دست آورید.

$$V_{CC} = 5V, R_B = 10k\Omega, R_C = 1k\Omega, V_{CE}(sat) = 0.2V,$$
$$\beta_F = 25, V_{BE}(sat) = V_{BE}(FA) = 0.8V$$